

# 数据丢包对 DC/DC 无线并联均流系统的影响

承良超, 葛芦生, 陈宗祥, 刘雁飞  
(安徽工业大学电气与信息工程学院, 马鞍山 243000)

**摘要:**研究了数据丢包对 DC/DC 无线并联均流系统的影响。首先建立了离散时间系统下的数据丢包模型; 然后建立了基于主从均流法控制的 DC/DC 无线并联系统, 并对该系统稳定条件下数据包丢失的概率范围进行了估算, 得出了系统所允许的最大丢包率; 最后通过实验验证了不同丢包率对主从模块的影响, 并对比了理论计算的最大丢包率与实际实验的效果。

**关键词:**数据丢包; 均流; DC/DC 无线并联系统

## Impact of Data Packet Loss on DC/DC Wireless Parallel Current-sharing System

CHENG Liangchao, GE Lusheng, CHEN Zongxiang, LIU Yanfei  
(School of Electrical and Information Engineering, Anhui University of Technology, Maanshan 243000, China)

**Abstract:** In this paper, the impact of data packet loss on DC/DC wireless parallel current-sharing system is studied. First, the model of data packet loss in a discrete time system is established. Then, the DC/DC wireless parallel system is established based on the master-slave current-sharing control method. In addition, the probability range of data packet loss for this system under stable conditions is estimated, and the maximum packet loss rate is obtained. Finally, the impact of different packet loss rates on the master-slave module was verified through experiments, and the maximum packet loss rate obtained by the theoretical calculation was compared with the effect in actual experiments.

**Keywords:** data packet loss; current-sharing; DC/DC wireless parallel system

由于计算机、通讯等的广泛应用,其要求组建大容量、安全可靠、不间断供电的电源系统,而开关电源并联系统利用多个模块共同承担负载功率,使得功率器件承受的热应力和电气应力减小,提高了系统的可靠性,同时也缩短了开发周期、降低了生产成本。但在 DC/DC 并联功率变换器的各个模块间通过物理连线来实现信息传递会引发多种问题: 第一, 并联子模块间物理连线作为一种单点失败源,任意损坏点都有可能整个系统的失败<sup>[1]</sup>; 第二, 互联线易引入噪声与干扰,降低系统性能,限制

转换器模块的放置地点; 第三, 附加在控制器与变换器间的连接电缆会使电源系统的易维护性极大降低<sup>[1-2]</sup>。因此, 需要一种模块间无附加互联线的动态均流信息传递策略, 即无线并联系统, 它提高了分布式供电系统的可靠性和灵活性<sup>[3]</sup>。

目前, 对并联变换器无线控制进行了一些相关研究。文献[4]中 Tuladhar 和 Jin 提出一种信号注入技术实现强制均流; 文献[5-6]中 Mazumder 等提出一种无线脉宽调制 PWM (pulse width modulation) 技术以实现并联 DC-DC 变换器均流控制。而在无线并联系统应用中, 当产生新均流信息时, 系统将删除上一次未发出信号。此外, 由于数据损坏或信道干扰等因素, 都可能导致发送端数据与接收端不一致, 甚至数据无法完成传输, 该现象称为数据包丢

收稿日期: 2016-07-29; 修回日期: 2018-01-07

基金项目: 国家自然科学基金资助项目(51277003)

Project Supported by National Natural Science Foundation of China(51277003)

失。一般而言一个周期内,数据包丢失的判断依据是数据接收端当前时刻并没接收到正确的数据包,那么多大的丢包概率会对系统的稳定性产生影响,或者说丢包率与系统稳定性有何关系,接收到所有或者部分传递信息是否为控制系统稳定的必要条件,这些都需要进一步研究。

本文主要基于主从均流法设计出的无线 DC/DC 均流平台(如图 1 所示),采用由 Nordic 公司推出的 2.4 GHz 无线系统芯片 nRF24LE1, 首先建立了离散时间系统下的丢包模型,然后结合本实验平台对 DC/DC 系统稳态条件下的数据包丢失概率进行了估算,最后通过实验验证了不同丢包率对主从模块的影响,以及对比了理论计算的最大丢包率与实际实验效果。

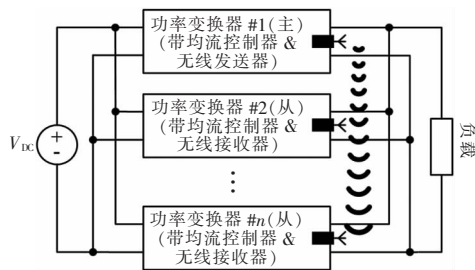


图 1 高频 DC-DC 无线并联系统

Fig.1 High-frequency DC-DC wireless parallel system

## 1 离散时间系统数据包丢失的模型建立

网络控制中出现的通信带宽不足或信道干扰等问题会导致数据包丢失,导致系统稳定性能下降。通常采用两种方法分析数据包丢失:①只考虑数据包丢失,将其看作有一定发生概率的事件;②在不忽略时延的情况下,将数据包丢失定量为数据包之间传输时间的允许度。

本文中模型建立只对信号采样端与控制器之间有网络连接且发生数据包丢失,忽略网络传输延迟,控制器输入的变量信号可以表示为

$$\hat{\mathbf{x}}(k) = \theta_k \mathbf{x}(k) + (1 - \theta_k) \hat{\mathbf{x}}(k-1) \quad (1)$$

式中: $\hat{\mathbf{x}}(k)$ 为包含  $k$ 时刻控制器接收的信号值; $\theta_k$ 为

数据的丢包率, $\theta_k \in \{0,1\}$ ,当  $\theta_k=1$  时,表示从传感器到控制网络未发生数据丢包现象;当  $\theta_k=0$  时,发生数据丢包现象。若控制器采用状态反馈形式,即  $\mathbf{u}(k) = \mathbf{K}\hat{\mathbf{x}}(k)$ ,  $k$  为反馈系数,则式(1)可写成

$$\hat{\mathbf{u}}(k) = \theta_k \mathbf{K}\mathbf{x}(k) + (1 - \theta_k) \mathbf{K}\hat{\mathbf{x}}(k-1) \quad (2)$$

式(2)结合系统控制方程,可得到离散化系统模型为

$$\mathbf{x}(k+1) = [e^{\mathbf{A}h} + \theta_k \Gamma_0 \mathbf{B}\mathbf{K}] \mathbf{x}(k) + (1 - \theta_k) \Gamma_0 \mathbf{B}\mathbf{K}\hat{\mathbf{x}}(k-1) \quad (3)$$

其中, $\Gamma_0 = \int_0^1 e^{\mathbf{A}hs} ds$ 。

定义一个新的状态变量: $\mathbf{z}(k) = [\mathbf{x}^T(k), \hat{\mathbf{x}}^T(k-1)]^T$ , 结合式(1)和式(3)可得

$$\mathbf{z}(k+1) = \mathbf{G}(\theta_k) \mathbf{z}(k) \quad (4)$$

其中,

$$\mathbf{G}(\theta_k) = \begin{bmatrix} e^{\mathbf{A}h} + \theta_k \Gamma_0 \mathbf{B}\mathbf{K} & (1 - \theta_k) \Gamma_0 \mathbf{B}\mathbf{K} \\ \theta_k \mathbf{I} & (1 - \theta_k) \mathbf{I} \end{bmatrix} \quad (5)$$

由于  $\theta_k \in \{0,1\}$ , 闭环系统会有两种情况发生: $E_1: \theta_k=0$  和  $E_2: \theta_k=1$ 。假设序列  $\{\theta_k, k=1,2,\dots\}$  是遍历的, 则存在  $\theta_0 \in \mathbb{R}$ , 使得  $\theta_0 = \lim_{T \rightarrow \infty} \frac{1}{T} \sum_{k=0}^T \theta_k$ 。由此可见, 当  $\theta_k \in \{0,1\}$  时,  $\theta_0 \in \{0,1\}$ 。这样数据包丢失可以看成一种事件的发生概率,其值用  $\theta_0$  表示。式(4)可以表示为

$$\mathbf{z}(k+1) = \theta_k \mathbf{G}_0 \mathbf{z}(k) + (1 - \theta_k) \mathbf{G}_1 \mathbf{z}(k) \quad (6)$$

其中,  $\mathbf{G}_0 = \begin{bmatrix} e^{\mathbf{A}h} + \Gamma_0 \mathbf{B}\mathbf{K} & 0 \\ \mathbf{I} & 0 \end{bmatrix}$ ;  $\mathbf{G}_1 = \begin{bmatrix} e^{\mathbf{A}h} & \Gamma_0 \mathbf{B}\mathbf{K} \\ 0 & \mathbf{I} \end{bmatrix}$ 。

文献[7]的研究结论如下:

**引理 1** 若构建一系列非线性方程的设定为真,且有

$$\lambda_1^{\theta_0} \lambda_2^{(1-\theta_0)} < 1 \quad (7)$$

则系统的式(4)几乎每个解都渐进收敛到原点。

**引理 2** 若  $(\mathbf{A}, \mathbf{B})$  是可控的,那么  $(e^{\mathbf{A}h}, \Gamma_0 \mathbf{B})$  可控, 这样设计矩阵  $\mathbf{K}$  可采用线性系统理论使  $e^{\mathbf{A}h} + \Gamma_0 \mathbf{B}\mathbf{K}$  的特征根处于单位圆内;同时  $\mathbf{G}_0$  是一个稳定矩阵,即  $\mathbf{G}_0$  的特征根处于单位圆内,考虑如下线性矩阵不等式

$$\mathbf{G}_0^T \mathbf{P} \mathbf{G}_0 - \lambda_1 \mathbf{P} < 0 \quad (8)$$

其中,  $\lambda_1 \in [0,1)$ 。假设:对于  $\lambda_1 \in [0,1)$ , 存在一个正定矩阵使得不等式(8)成立, 则取  $\lambda_2 = \lambda_{\max}(\mathbf{P}^{-\frac{1}{2}} \mathbf{G}_1^T \mathbf{P} \mathbf{G}_1 \mathbf{P}^{-\frac{1}{2}})$ 。

## 2 系统稳定下数据包丢失概率范围估算

本文研究的是基于主从均流控制的双 Buck 并联系统, 利用上述方法计算在此系统稳定的情况下系统所能允许的主从间最大数据丢包率。本模型只考虑主从模块间数据包丢失的影响, 而忽略网路延时对系统的影响。

为了分析数据包丢失对双路 Buck 并联系统稳定性的影响, 首先要建立此并联系统数学模型。根据并联 Buck 系统的系统框图, 可以得出带有 PI 控制器的系统等效框图, 如图 2 所示。

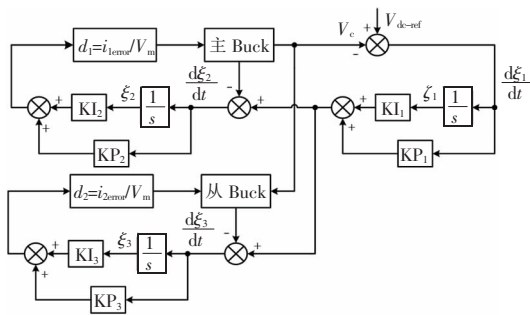


图 2 带 PI 控制器的双 Buck 并联系统等效框图

Fig.2 Equivalent block diagram of double-Buck parallel system with PI controller

根据图 2, 系统的状态空间方程为

$$\dot{\mathbf{x}}(t) = \mathbf{A}\mathbf{x}(t) + \mathbf{B}\mathbf{u}(t) + \mathbf{B}_{rc}V_{dc\_ref} \quad (9)$$

系统反馈控制方程为

$$\mathbf{u}(t) = \mathbf{K}\mathbf{x}(t) + \mathbf{K}_{rc}V_{dc\_ref} \quad (10)$$

式中:  $\mathbf{x}(t)$  为系统状态量,  $\mathbf{x}(t) = [i_{L1} \ i_{L2} \ v_c \ \xi_1 \ \xi_2 \ \xi_3]^T$ , 其中,  $i_{L1}$  和  $i_{L2}$  分别为两并联模块各自的电感电流,  $v_c$  为并联系统的输出电压,  $\xi_1$ 、 $\xi_2$  和  $\xi_3$  分别为主模块电压环 PI 控制器、电流环 PI 控制器和从模块电

流 PI 控制器的中间状态量;  $\mathbf{u}(t)$  为系统输入量,  $\mathbf{u}(t) = [d_1 \ d_2 \ 0 \ 0 \ 0 \ 0]^T$ , 其中,  $d_1$ 、 $d_2$  分别为主、从模块开关信号的占空比;

$$\mathbf{A} = \begin{bmatrix} \frac{-rL_1}{L_1} & 0 & \frac{-1}{L_1} & 0 & 0 & 0 \\ 0 & \frac{-rL_2}{L_2} & \frac{-1}{L_2} & 0 & 0 & 0 \\ \frac{1}{C_1+C_2} & \frac{1}{C_1+C_2} & \frac{-1}{R(C_1+C_2)} & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 & 0 & 0 \\ -1 & 0 & -KP_1 & KI_1 & 0 & 0 \\ 0 & -1 & -KP_1 & KI_1 & 0 & 0 \end{bmatrix};$$

$$\mathbf{B} = \begin{bmatrix} \frac{V_{in}}{L_1} & 0 & 0 & 0 & 0 & 0 \\ 0 & \frac{V_{in}}{L_2} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix};$$

$\mathbf{K} =$

$$\begin{bmatrix} \frac{-KP_2}{V_m} & 0 & \frac{-KP_2 \cdot KP_1}{V_m} & \frac{-KI_1 \cdot KP_2}{V_m} & \frac{KI_2}{V_m} & 0 \\ 0 & \frac{-KP_3}{V_m} & \frac{-KP_3 \cdot KP_1}{V_m} & \frac{KI_1 \cdot KP_3}{V_m} & 0 & \frac{KI_2}{V_m} \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix};$$

$$\mathbf{B}_{rc} = [0 \ 0 \ 0 \ 1 \ 1 \ 1]^T; \mathbf{K}_{rc} = [KP_2 \cdot KP_1 \ KP_3 \cdot KP_1 \ 0 \ 0 \ 0 \ 0]^T;$$

$$\mathbf{C} = [0 \ 0 \ 1 \ 0 \ 0 \ 0].$$

本文中设计的主从模块 Buck 电路参数为: 电感  $L_1=L_2=330 \mu\text{H}$ , 电容  $C_1=C_2=200 \mu\text{F}$ , 线路阻抗  $r_1=r_2=0.5 \Omega$ , 负载  $R=3 \Omega$ , 输入电压  $V_{in}=10 \text{ V}$ , 输出电压  $V_m=1$ ; 设计的主从模块 PI 控制器参数为: 电压环中,  $KP_1=K_{pv}=0.56$ ,  $KI_1=K_{iv}=528$ ; 电流环中,  $KP_2=KP_3=K_{pi}=0.106$ ,  $KI_2=KI_3=K_{ii}=410$ 。此处为可以忽略传输延时, 取电流参考值的发送周期为 8 ms。

由式(5), 可以算出数据包丢失的增广矩阵为

$$\mathbf{G}(\theta_d) = [\mathbf{G}_1(\theta_d) \ \mathbf{G}_2(\theta_d)] \quad (11)$$

计算结果为

$$G_1(\theta_d) = \begin{bmatrix} -0.356\ 93 & 0.094\ 79 & -0.375\ 63 & 0.000\ 381\ 13 & 0.067\ 267 & -0.057\ 739 & 0 & 0 & 0 & 0 & 0 \\ 0.094\ 79 & -0.356\ 93 & -0.375\ 63 & 0.000\ 381\ 13 & -0.057\ 739 & 0.067\ 267 & 0 & 0 & 0 & 0 & 0 \\ -0.078\ 781 & -0.078\ 781 & -0.173\ 55 & 0.002\ 311\ 1 & 0.028\ 888 & 0.028\ 888 & 0 & 0 & 0 & 0 & 0 \\ 0.115\ 26 & 0.115\ 26 & 0.114\ 89 & 0.997\ 69 & -0.028\ 835 & -0.028\ 835 & 0 & 0 & 0 & 0 & 0 \\ 0.327\ 24 & -0.172\ 28 & 0.078\ 111 & -0.001\ 541\ 2 & 0.918\ 13 & 0.043\ 089 & 0 & 0 & 0 & 0 & 0 \\ -0.172\ 28 & 0.327\ 24 & 0.078\ 111 & -0.001\ 541\ 2 & 0.043\ 089 & 0.918\ 13 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$G_2(\theta_d) = \begin{bmatrix} -0.087\ 864 & -0.136\ 17 & -0.356\ 58 & 0 & 0 & 0 & -0.269\ 07 & 0.230\ 96 & -0.019\ 056 & 0.000\ 381\ 13 & 0.067\ 267 & -0.057\ 739 \\ -0.136\ 17 & -0.087\ 864 & -0.356\ 58 & 0 & 0 & 0 & 0.230\ 96 & -0.269\ 07 & -0.019\ 056 & 0.000\ 381\ 13 & -0.057\ 739 & 0.067\ 267 \\ 0.036\ 772 & 0.036\ 772 & -0.057\ 998 & 0 & 0 & 0 & -0.115\ 55 & -0.115\ 55 & -0.115\ 55 & 0.002\ 311\ 1 & 0.028\ 888 & 0.028\ 888 \\ -7.963\ 7 \times 10^{-5} & -7.963\ 7 \times 10^{-5} & -0.000\ 444\ 95 & 1 & 0 & 0 & 0.115\ 34 & 0.115\ 34 & 0.115\ 34 & -0.002\ 306\ 8 & -0.028\ 835 & -0.028\ 835 \\ -0.000\ 239\ 54 & 7.452\ 1 \times 10^{-5} & 0.000\ 549\ 76 & 1 \times 10^{-5} & 1 & 0 & 0.327\ 48 & -0.172\ 36 & 0.077\ 562 & -0.001\ 551\ 2 & -0.081\ 87 & 0.043\ 089 \\ 7.452\ 1 \times 10^{-5} & -0.000\ 239\ 54 & 0.000\ 549\ 76 & 1 \times 10^{-5} & 0 & 1 & -0.172\ 36 & 0.327\ 48 & 0.077\ 562 & 0.001\ 551\ 2 & 0.043\ 089 & -0.081\ 87 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

取  $\lambda_1=0.5$ , 利用 Matlab 中的 LMI 工具箱求解式(8)可得

$P=$

$$P = \begin{bmatrix} 2.123\ 7 \times 10^6 & -2.722\ 3 \times 10^5 & 1.198\ 3 \times 10^5 & 25\ 159 & -36\ 851 & 75\ 002 & 2.408\ 8 \times 10^5 & -53\ 254 & 1.881\ 8 \times 10^5 & -25\ 038 & -79\ 929 & 44\ 816 \\ -2.722\ 3 \times 10^5 & 2.112\ 3 \times 10^6 & 1.101\ 5 \times 10^5 & 27\ 470 & 60\ 397 & -42\ 712 & -51\ 127 & 2.403 \times 10^5 & 1.877\ 3 \times 10^5 & -27\ 356 & 58\ 381 & -73\ 209 \\ 1.198\ 3 \times 10^5 & 1.101\ 5 \times 10^5 & 2.805\ 5 \times 10^6 & 7\ 186.9 & -49\ 407 & -50\ 106 & 62\ 882 & 61\ 710 & 97\ 946 & -13\ 020 & -23\ 946 & -22\ 384 \\ 25\ 159 & 27\ 470 & 7\ 186.9 & 6.208\ 6 \times 10^5 & -4\ 566.4 & -1\ 391.9 & -39\ 590 & -38\ 968 & -32\ 834 & -6.195 \times 10^5 & 21\ 651 & 18\ 478 \\ -36\ 851 & 60\ 397 & -49\ 407 & -4\ 566.4 & 6.194\ 1 \times 10^5 & -11\ 952 & -1.292 \times 10^5 & 76\ 799 & -33\ 017 & 5\ 582.7 & -5.680\ 9 \times 10^5 & -13\ 810 \\ 75\ 002 & -42\ 712 & -50\ 106 & -1\ 391.9 & -11\ 952 & 5.710\ 2 \times 10^5 & 83\ 898 & -1.285\ 4 \times 10^5 & -33\ 876 & 2\ 354.4 & -13\ 718 & -5.211\ 4 \times 10^5 \\ 2.408\ 8 \times 10^5 & -51\ 127 & 62\ 882 & -39\ 590 & -1.292 \times 10^5 & 83\ 898 & 5.655\ 8 \times 10^5 & -50\ 180 & -14\ 221 & 39\ 573 & 80\ 221 & -35\ 368 \\ -53\ 254 & 2.403 \times 10^5 & 61\ 710 & -38\ 968 & 76\ 799 & -1.285\ 4 \times 10^5 & -50\ 188 & 5.647\ 5 \times 10^5 & -13\ 098 & 38\ 942 & -28\ 663 & 79\ 729 \\ 1.881\ 8 \times 10^5 & 1.877\ 3 \times 10^5 & 97\ 946 & -32\ 834 & -33\ 017 & -33\ 876 & -14\ 221 & -13\ 098 & 6.850\ 5 \times 10^5 & 31\ 157 & 12\ 098 & 12\ 825 \\ -25\ 038 & -27\ 356 & -13\ 020 & -6.195 \times 10^5 & 5\ 582.7 & 2\ 354.4 & 39\ 573 & 38\ 942 & 31\ 157 & 6.181\ 5 \times 10^5 & -22\ 403 & -19\ 179 \\ -79\ 929 & 58\ 381 & -23\ 946 & 21\ 651 & -5.680\ 9 \times 10^5 & -13\ 718 & 80\ 221 & -28\ 663 & 12\ 098 & -22\ 403 & 5.374\ 3 \times 10^5 & 25\ 425 \\ 44\ 816 & -73\ 209 & -22\ 384 & 18\ 478 & -13\ 810 & -5.211\ 4 \times 10^5 & -35\ 368 & 79\ 729 & 12\ 825 & -19\ 179 & 25\ 425 & 4.918\ 6 \times 10^5 \end{bmatrix}$$

因此可解出  $\lambda_2$ , 由式(7)得,  $\theta_0$  的最小允许值为 0.906 5, 最后得出  $\theta_d$  允许的最大值为  $1-\theta_0=0.093\ 5$ 。也即当  $\theta_d < 0.093\ 5$  时, 本方案下的系统渐近稳定。

### 3 数据包丢失对并联系统影响的实验研究

由于在上述 PI 以及系统参数下, 系统可以达到比较好的稳定状态, 可通过对系统进行不同丢包率的实验来观察具体的实验效果。

前文所述的理论前提是没有考虑控制系统的传输延时, 而本实验中对其进行了两方面的实验。首先在慢速网络下进行实验, 使网络延时对于均流信息的传输不产生干扰, 验证本文从控制理论方面考虑时的最大丢包率; 然后在快速网络下观察给定丢包率对该无线并联系统的影响, 并对慢速和快速网络状态下的现象进行分析。

#### 3.1 慢速网络下对丢包率的验证实验

通过降低系统主从间均流信息的传输速率, 则

可暂时忽略延时而着重考虑数据丢包现象, 其中数据传输延时约为  $250\ \mu\text{s}$ , 设置数据包传输周期为 8 ms, 人为设置固定丢包率  $\theta_d$ , 如  $\theta_d=0.5$ , 表示 10 个数据包有 5 个发生了数据包丢失。

图 3 是数据包传输周期为 8 ms 时不同  $\theta_d$  下并联系统输出电压及主从模块输出电流波形(采集的是电流经过运放后的电压)。图 3 表明: 当  $\theta_d=0.5$  时, 在稳态条件下, 输出电压出现不稳定现象, 主从电流出现较大波动, 系统出现振荡; 当  $\theta_d=0.1$  时, 系统经常不定时出现环流现象, 但很快能重新恢复均流; 当  $\theta_d=0.07$  时, 系统稳定运行。由此可知系统稳定时允许的最大数据丢包率与理论计算结果 ( $\theta_d < 0.093\ 5$ ) 基本吻合。

从以上实验可以得知, 在慢速网络下, 当数据丢包越大时, 系统越趋于不稳定, 当丢包达到一半时系统已经处于不均流状态, 由于在慢速网络下数据更新速率已经很慢, 当丢包率变高时, 系统已经不能得到均流所必需的信息, 所以使系统处于不稳定状态。这 3 种实验可以基本证明系统丢包对系统产生影响的界限以及影响后的效果。



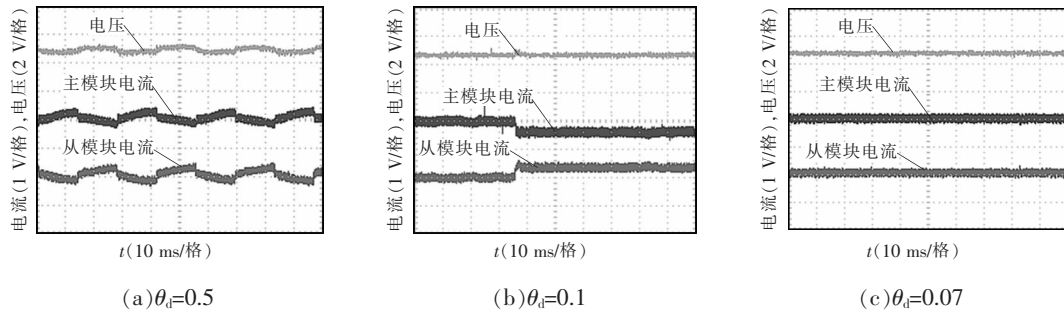


图 3 数据包传输周期为 8 ms 时并联系统不同丢包率下电流稳态波形

Fig.3 Steady-state current waveforms of parallel system at different packet loss rates when the data transmission cycle is 8 ms

### 3.2 快速网络下丢包率对系统影响

当速率提高时,传输延时相对于整个系统来讲也就不能忽略,在实验验证过程中,需要将传输延时考虑进去。快捷网络下的系统数据包传输周期提高到 300  $\mu\text{s}$ ,数据传输延时约为 250  $\mu\text{s}$ (传输延时主要与数据的打包与解包相关,而传输速度对于其影响很小)。

图 4 为数据包传输周期为 300  $\mu\text{s}$  时不同  $\theta_i$  下并联系统主从模块输出电压电流波形。从实验结果来看,当  $\theta_i=0.8$  以及  $\theta_i=0.9$  时,系统在暂态过程中无法保持很好的一致性,会出现很大的波动,两者

无法达到很好的跟随效果,但在稳态时,两种丢包率下都可以达到比较好的均流效果,通过这两个实验可以很好地证明在快速网络状态下的系统丢包可能产生的影响。

由上述实验可知,在快速网络下,数据丢包对整个系统的影响相对于慢速系统来说,要相对较小。因为在快速网络状态中,数据的更新速率更快,在相同丢包率的情况下,两者之间所接收到的数据量是不同的,快速网络所接收到的数据量更多,对于更高速率状态下的丢包率由于受限于网络延时的影响,不再更深入地讨论。

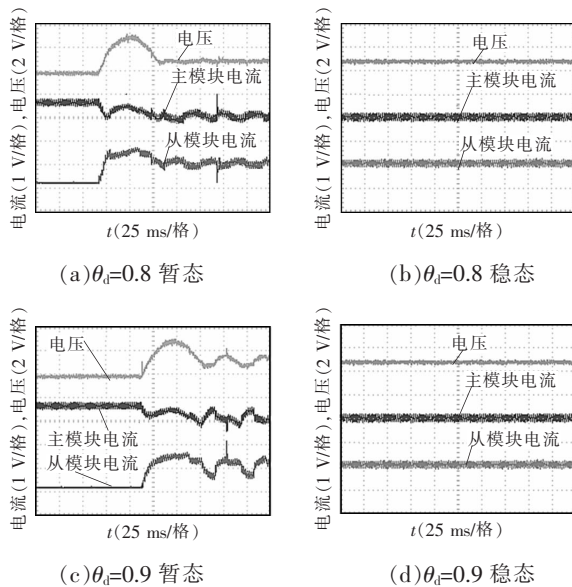


图 4 数据包传输周期为 300  $\mu\text{s}$  时并联系统不同丢包率下的电流稳态波形

Fig.4 Steady-state current waveforms of parallel system at different packet loss rates when the data transmission cycle is 300  $\mu\text{s}$

## 4 丢包解决方案的初步提出

基于上述对丢包进行了实验验证,本文提出了一种对丢包率较小情况下的补偿方案,如图 5 所示,图中,  $c(k)$  为本次接收的信息,  $e(k)$  为本次寄存器更新的信息,  $d(k)$  为寄存器中上一周期信息。在无线传输中,数据主要被打包在数据帧中,一旦数据丢包发生,接收模块中当系统在相应时间段内需要进行采集和计算时没有检测到相应数据包,检测模块发出数据丢包的信号,将接收模块中在寄存器缓存的上次接收到的均流信息输出,替代从模块当前时刻的均流信息。

该方法适用于较小丢包率情况下系统所采用的方式。当数据在稳态时发生数据丢包率较大以及暂态过程发生较小丢包率的问题下,通过上一周期的数据均可以得到比较好的补偿,因为在稳定状态

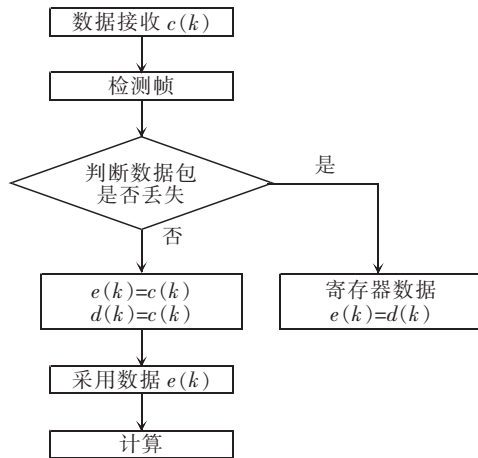


图 5 丢包率较小的补偿方案

Fig.5 Compensation scheme with smaller packet loss rate

和暂态丢包率较小情况下数据变化幅度较小,在短时间内均可以得到补偿;但在系统发生比较大跃变时,由于系统数据会产生较大变化,上次储存值与本周期值有较大改变时很难进行补偿。

因此,在初步提出丢包率较小情形下的补偿方案后,需要去解决丢包率较大情形下发生的问题,这在后期研究中需要对其丢包情况进一步分析。

## 5 结语

本文首先建立了离散时间系统下的数据丢包的模型,并对基于无线主从均流策略及全数字控制的双 Buck 变换器并联系统稳定下的数据包丢失概率的范围进行了估算;并在考虑网络传输速率的前提下对并联系统进行了实验,在慢速网络下对其实验结果进行了分析,验证了理论估算的系统稳定下允许的最大丢包率以及在不同丢包率情况下对系统所产生的具体影响;后在快速网络下分析了数据包丢失对系统动态、稳态性能的影响,并对在慢速和快速系统下进行了一定对比和总结。通过对这些影响的分析,可以有针对性地解决在无线并联 DC/DC 系统中遇到的数据丢包问题,对后期的研究具有重要意义。

## 参考文献:

- [1] Stefanutti W, Saggini S, Mattavelli P. Power line communication in digitally controlled DC-DC converters using switching frequency modulation[J]. IEEE Transactions on Industrial Electronics. 2008, 55(4): 1509-1518.
- [2] 邢岩,蔡宣三. 高频功率开关变换技术[M]. 北京: 机械工业出版社, 2005。
- [3] 路嘉鑫,张颖超,钱希森,等. 逆变器无线并联虚拟阻抗分析[J]. 电源学报, 2014, 12(1): 54-60。  
Lu Jiixin, Zhang Yingchao, Qian Xisen, et al. Analysis of virtual output-impedance for parallel-connected inverters with wireless load-sharing control[J]. Journal of Power Supply, 2014, 12(1): 54-60(in Chinese).
- [4] Tuladhara A, Jin H. A novel control technique to operate DC/DC converters in parallel with no control interconnections[C]. IEEE Power Electronics Specialists Conference, 1998: 892-898.
- [5] Mazumders K, Acharya K, Tahir M. Wireless control of spatially distributed power electronics[C]. IEEE Applied Power Electronics Conference, 2005: 75-81.
- [6] Mazumders K, Tahir M, Kamisetty S L. Wireless PWM control of a parallel DC/DC buck converters[J]. IEEE Transactions on Power Electronics. 2005, 20(6): 1280-1286.
- [7] 岳东,彭晨, Han Qinlong. 网络控制系统的分析与综合[M]. 北京: 科学出版社, 2007。



承良超

## 作者简介:

承良超(1991-),男,硕士研究生,研究方向:电力电子与功率变换,E-mail:1161247031@qq.com。

葛芦生(1963-),男,通信作者,博士,教授,研究方向:电力电子与功率变换,E-mail:lsge@ahut.edu.cn。

陈宗祥(1975-),男,博士,副教授,研究方向:电力电子与功率变换,E-mail:chenzongxiang@ahut.edu.cn。

刘雁飞(1962-),男,博士,教授,博士生导师,研究方向:DC-DC 开关变换器、AC-DC 变换器 PFC 技术,E-mail:liuyanfei@ahut.edu.cn。